

Опорною слугуватиме ємність C_{12} між точками 1 та 2 схеми

$$X_{12} = \frac{1}{j\omega C_{12}} = X_1 + X_2 + \frac{X_1 X_2}{X_3} = \frac{1}{j\omega} \left(\frac{1}{C_1} + \frac{1}{C_3} + \frac{1}{\frac{C_1}{C_3} C_2} \right) \quad (8)$$

Як видно із рівняння (8) коефіцієнт збільшення еквівалентної ємності C_{12} переважно визначатиметься її третім членом, тобто співвідношенням між ємностями конденсаторів C_1 , C_2 , C_3 . Якщо, наприклад, $C_1 = C_2 = 1$ мкФ, а $C_3 = 1$ пФ, то еквівалентна відтворювана схемою ємність дорівнюватиме 1Ф, а з урахуванням коефіцієнта помноження активної схеми – може сягати понад 100Ф. Причому похибка відтворення таких великих ємностей визначатиметься в основному похибками опорних конденсаторів та масштабних резисторів.

УДК 621.391.3

ПРИСТРІЙ ДЛЯ ДІЛЕННЯ, ЩО ПРАЦЮЄ У ДВОХ СИСТЕМАХ ЧИСЛЕННЯ

© Дудикевич В.Б., Баран Р.Д., Максимович В.М., 2000

ДУ “Львівська політехніка”, кафедра “Автоматика і телемеханіка”

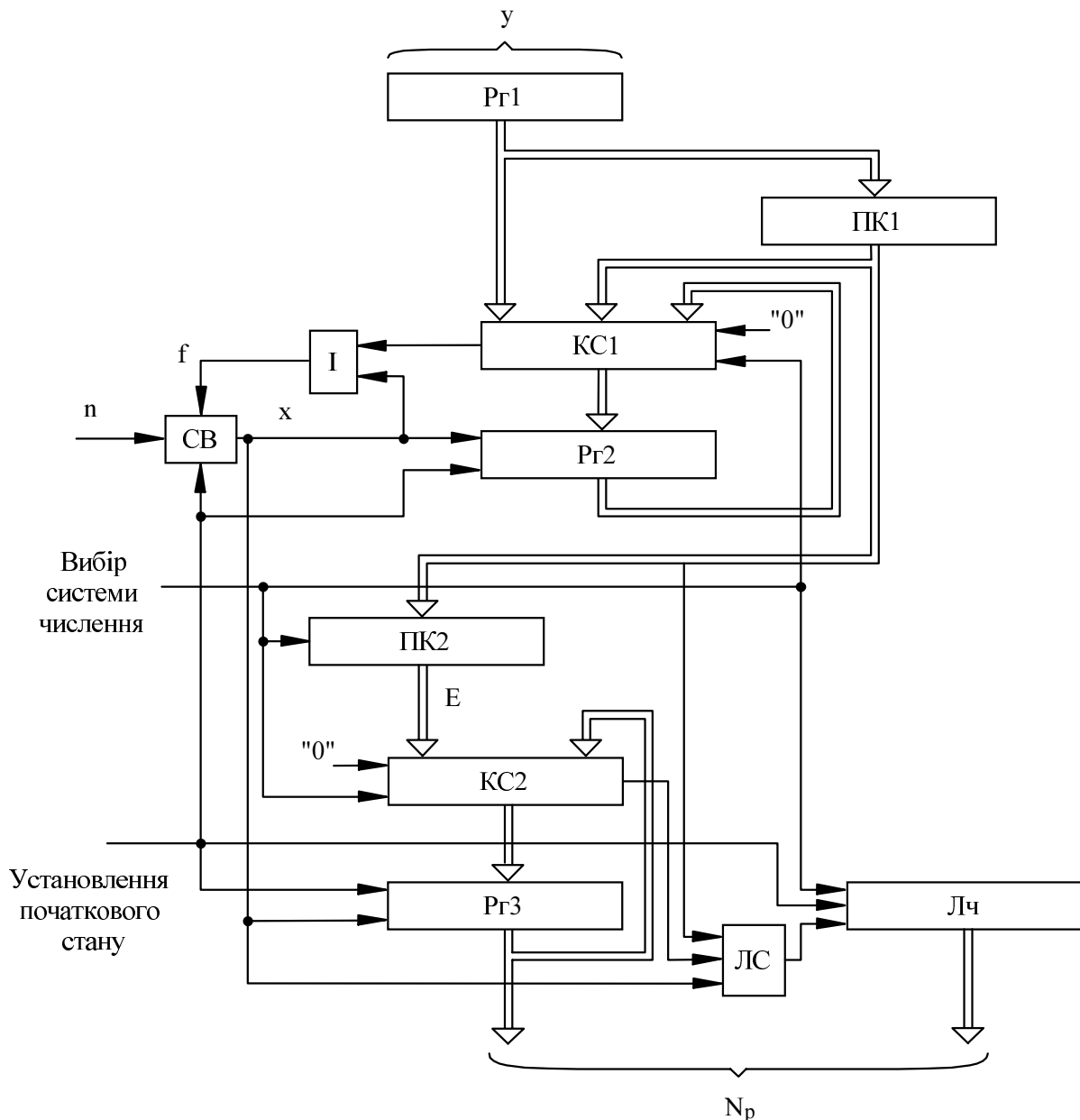
Розглянуто принцип роботи пристрою для ділення число-імпульсного коду на паралельний код, що може працювати у двійковій і двійково-десятковій системах числення. Досліджено похибки перетворення пристрою.

The work principle of device for dividing number-pulse code by parallel code, which can work in binary or binary-decimal systems, is considered. Device converting errors are investigated.

Пристрої для ділення широко використовують в різних вимірювальних приладах. При цьому в одних випадках результат перетворення необхідно мати у двійковому коді, а в інших – у двійково-десятковому. Отже, з погляду універсалізації засобів обробки актуальним є завдання створення дільників, що працюють у двох системах числення.

У даній роботі досліджено похибки перетворення пристрою для ділення число-імпульсного коду на паралельний код, який є модифікацією відомого пристрою [1]. Ці пристрої вигідно відрізняються від інших можливістю простого розширення діапазонів вхідних величин, що забезпечується використанням в їх роботі принципу змінної розрядності [2]. Модифікація структури [1] полягає в новій організації фіксації кількості розрядів, задіяних в роботі пристрою для кожного піддіапазону дільника.

На рисунку наведена структурна схема пристрою для ділення. До його складу входять: схема віднімання СВ, регістри R_1 - R_3 , керовані комбінаційні суматори КС1 і КС2, перетворювачі кодів ПК1 і ПК2, логічний елемент І, логічна схема ЛС і керований лічильник ЛЧ.



Структурна схема пристрою для ділення.

У двійковій системі числення пристрій працює так. Перед початком роботи регістр $Pr3$ і лічильник $Лч$ обнуляються, в регістр $Pr2$ записується початкове число, а схема $СВ$ устанавлюється в стан, при якому вона пропускає імпульси з входу діленого пристрою (число-імпульсного коду) на свій вихід. Керуючий сигнал, що надходить на вхід вибору системи числення, устанавлює комбінаційні суматори $KC1$, $KC2$ і лічильник $ЛЧ$ в режим, при якому вони працюють у двійковому коді.

В піддіпазоні

$$2^k \leq y \leq 2^{k+1} - 1, \quad (1)$$

де y – паралельний код дільника, що фіксується в регістрі $Pr1$; $k = 0, 1, 2, \dots, m$; m – кількість двійкових розрядів $KC1$ і $Pr2$ (кількість двійкових розрядів $Pr1$ дорівнює $m+1$),

КС1 працює як k -розрядний комбінаційний суматор, тобто сигнал на його виході переносу виникає при умові:

$$y_k + \phi_k \geq 2^k, \quad (2)$$

де ϕ_k – число в k молодших розрядах Рг2, а

$$y_k = y - 2^k \quad (3)$$

– число в k молодших розрядах Рг1.

Зміна розрядності КС1 забезпечується багаторозрядним сигналом, що формується на виходах перетворювача кодів ПК1 залежно від значення k .

КС1, Рг2 і логічний елемент І функціонують як k -розрядний нагромаджуючий суматор. Отже, кількість імпульсів на виході елемента І описується наближеним рівнянням:

$$f \cong \frac{y_k}{2^k} x, \quad (4)$$

де x – кількість імпульсів на виході схеми віднімання СВ. Значення x , f і кількість вхідних імпульсів пристрою n зв'язані між собою рівнянням:

$$x \cong n - f. \quad (5)$$

Із виразів (3) - (5) випливає:

$$x \cong 2^k \frac{n}{y}. \quad (6)$$

В нагромаджуючому суматорі, побудованому на КС2 і Рг3, і в лічильнику ЛЧ, за участі логічної схеми ЛС, відбувається накопичення числа

$$E = 2^{m-k}, \quad (7)$$

що формується на виходах перетворювача кодів ПК2. Оскільки це накопичення відбувається з кожним вихідним імпульсом СВ – x , а вага молодшого розряду результату перетворення N_p , що формується на виходах Рг3 і Лч, становить 2^{-m} , можна записати:

$$N_p = 2^{-m} \cdot E \cdot x. \quad (8)$$

Отже, з урахуванням рівнянь (6) і (7),

$$N_p \cong \frac{n}{y}. \quad (9)$$

Як випливає із виразу (1) і способу задання k , пристрій забезпечує реалізацію ділення (9) в діапазоні

$$2^m \leq y \leq 2^{m+1} - 1. \quad (10)$$

Розглянемо роботу пристрою у двійково-десятковому коді, що забезпечується подачею на його керуючий вхід відповідного сигналу. При цьому комбінаційні суматори КС1, КС2 і лічильник Лч працюють у двійково-десятковому коді.

Фіксація кількості розрядів дільника забезпечується в піддіапазонах:

$$\begin{aligned}
& y = 1, \\
& 2 \leq y \leq 3, \\
& 4 \leq y \leq 7, \\
& 8 \leq y \leq 9, \\
& 10 \leq y \leq 19, \\
& \dots\dots\dots \\
& 100 \leq y \leq 199, \\
& 200 \leq y \leq 399, \\
& 400 \leq y \leq 799, \\
& 800 \leq y \leq 999, \\
& 1000 \leq y \leq 1999, \\
& \dots\dots\dots
\end{aligned} \tag{11}$$

Якщо, наприклад, $y = 293$, що відповідає двійково-десятковому коду $10'1001'0011$, то в роботі КС1 і Рг2 будуть повністю задіяні дві молодші декади і один (молодший розряд) розряд третьої декади. Тобто в даному прикладі керуючий код $y_k = 93$ ($0'1001'0011$ в двійково-десятковому коді). При цьому сигнал на виході переносу КС1 буде виникати за умови $y_k + \phi_k \geq 200$. В загальному випадку ця умова набирає вигляду:

$$y_k + \phi_k \geq N_k, \tag{12}$$

де

$$y_k = y - N_k, \tag{13}$$

а N_k – ємність задіяних розрядів КС1 і Рг2. Значення числа N_k збігаються із значеннями відповідних лівих меж піддіапазонів (11).

КС1 і Рг2 функціонують як нагромаджуючий суматор з коефіцієнтом перерахунку N_k . Отже, кількість імпульсів на виході логічного елемента І визначається наближеним рівнянням:

$$f \cong \frac{y_k}{N_k} x. \tag{14}$$

Із (5), (13) і (14) випливає:

$$x \cong N_k \frac{n}{y}. \tag{15}$$

На виході ПК2 в даному режимі роботи формується число

$$E = \frac{10^r}{N_k}, \tag{16}$$

де r – загальна кількість декад КС1 чи Рг2. Залежно від співвідношення значень r і N_k значення E може бути цілим чи дробовим числом.

Так само, як і у попередньому випадку, з кожним вихідним імпульсом схеми віднімання СВ в нагромаджуючому суматорі, побудованому на КС2 і Рг3, і в лічильнику ЛЧ, за участі логічної схеми ЛС, відбувається накопичення числа E . Оскільки вага

молодшого розряду результату перетворення N_p в даному випадку становить 10^{-r} , можна записати:

$$N_p = 10^{-r} \cdot E \cdot x. \quad (17)$$

Отже, з урахуванням рівнянь (15) - (17), можна зробити висновок, що при роботі у двійково-десятковому коді пристрій забезпечує виконання операції ділення, згідно з рівнянням (9), в діапазоні

$$10^r \leq y \leq 2 \cdot 10^r - 1. \quad (18)$$

Абсолютна похибка перетворення пристрою дорівнює:

$$\Delta = N_p - \frac{n}{y}. \quad (19)$$

У таблиці наведено результати імітаційного моделювання роботи дільника. При цьому використано такі позначення: $\Delta_{\max}$ і $\Delta_{\min}$ – екстремальні значення абсолютної похибки Δ ; $S_{\max}$ – максимальне для даного піддіпазону значення коефіцієнта S , що визначається так:

$$S = \left| \frac{\Delta}{\Delta_{\text{трmax}}} \right|, \quad (20)$$

де

$$\Delta_{\text{трmax}} = \frac{n}{y} - \frac{n-1}{y} = \frac{1}{y} \quad (21)$$

максимальна трансформована похибка квантування вхідного число-імпульсного коду n .

Результати моделювання

Робота у двійковому коді				Робота у двійково-десятковому коді			
y	$\Delta_{\max}$	$\Delta_{\min}$	$S_{\max}$	y	$\Delta_{\max}$	$\Delta_{\min}$	$S_{\max}$
1	0.00000	0.00000	0.00000	1	0.00000	0.00000	0.00000
$2^1 \dots 2^2 - 1$	0.16666	-0.16666	0.50000	2,3	0.16666	-0.16666	0.50000
$2^2 \dots 2^3 - 1$	0.10714	-0.15000	0.75000	4...7	0.10714	-0.15000	0.75000
$2^3 \dots 2^4 - 1$	0.05833	-0.09722	0.87500	8,9	0.01388	-0.09722	0.87500
$2^4 \dots 2^5 - 1$	0.03024	-0.05514	0.93750	10...19	0.04736	-0.08181	0.90000
$2^5 \dots 2^6 - 1$	0.01537	-0.02935	0.96875	20...39	0.02435	-0.04523	0.95000
$2^6 \dots 2^7 - 1$	0.00775	-0.01514	0.98437	40...79	0.01234	-0.02378	0.97500
$2^7 \dots 2^8 - 1$	0.00389	-0.00769	0.99218	80...99	0.00239	-0.01219	0.98750
$2^8 \dots 2^9 - 1$	0.00194	-0.00387	0.99609	100...199	0.00497	-0.00980	0.99000
$2^9 \dots 2^{10} - 1$	0.00097	-0.00194	0.99804	200...399	0.00249	-0.00495	0.99500
$2^{10} \dots 2^{11} - 1$	0.00048	-0.00097	0.99902	400...799	0.00124	-0.00248	0.99750
$2^{11} \dots 2^{12} - 1$	0.00024	-0.00048	0.99951	800...999	0.00024	-0.00124	0.99875
$2^{12} \dots 2^{13} - 1$	0.00012	-0.00024	0.99975	1000...1999	0.00050	-0.00099	0.99900
$2^{13} \dots 2^{14} - 1$	0.00006	-0.00024	0.99987	2000...3999	0.00025	-0.00050	0.99950
				4000...7999	0.00012	-0.00025	0.99975
				8000...9999	0.00002	-0.00012	0.99987
				10000...19999	0.00005	-0.00010	0.99990

На підставі даних таблиці можна зробити висновок, що, з погляду використання даного пристрою у вимірювальному тракті, він забезпечує задовільну точність перетворення в обох системах числення. Про це свідчить той факт, що значення $S_{\max}$ не перевищують одиниці, тобто похибка перетворення не перевищує трансформовану похибку квантування у всьому діапазоні значень вхідних величин.

1. Патент 17830 України. Пристрій для ділення / А.Я. Горпенюк, В.Б. Дудикевич, В.М. Максимович // Пром. власність. 1997. № 5. 2. Maksymovych V., Dudykevych V. Functional Transducers with Bits Variability // Metody i technika przetwarzania sygnalow w pomiarach fizycznych. Materiały II międzynarodowego seminarium metrologów, Rzeszów, 1997. S. 61-66.

УДК 621.317.73

УНІВЕРСАЛЬНИЙ ВИМІРЮВАЧ CLR –ПАРАМЕТРІВ ІМІТАНСНИХ ПЕРВИННИХ ПЕРЕТВОРЮВАЧІВ

© Походило Є.В., 2000

ДУ “Львівська політехніка”, кафедра “Метрологія, стандартизація та сертифікація”

Розглянуто структуру вимірювача параметрів імітансних первинних перетворювачів. Отримано аналітичні залежності вимірюваного параметра від параметрів вузлів вимірювача для паралельної та послідовної схем заміщення.

The immitance transducer parameter measuring device structure is considered in this paper. As result, obtained the equivalent scheme measured parameter from units components analytical dependencies.

1. Вступ. Серед електричних методів вимірювання багатьох неелектричних величин (вологість, концентрація, діелектрична проникність тощо) широко застосовуються кондуктометричні та діелькометричні методи. Реалізуються вони за допомогою поєднання імітансного первинного перетворювача (ППІ) та пристрою для вимірювання його параметрів, які функціонально пов'язані з неелектричною величиною. Особливо широко такі засоби використовують в кондуктометричних та діелькометричних вологомірах [1]. ППІ таких вологомірів перетворюють неелектричні параметри твердих і рідких матеріалів в електричну величину: ємність, індуктивність, активний, реактивний або повний опір (провідність) на змінному струмі. Електричною моделлю ППІ, що ввімкнутий в коло змінного струму є його еквівалентна схема. Універсальних схем, які б адекватно описували всі процеси, що проходять в речовині і при цьому могли забезпечити достатню точність в широких діапазонах зміни властивостей речовин, немає. Тому, переважно, використовують спрощені моделі (рис.1).