### Голяка Р.Л., Єрашок В.Е., Максимів І.В.

ДУ "Львівська політехніка", кафедра електронних приладів та пристроїв

# ДОСЛІДЖЕННЯ ТА АНАЛІЗ СТАБІЛЬНОСТІ ІНТЕГРАЛЬНОГО НИЗЬКОВОЛЬТНОГО ДЖЕРЕЛА ОПОРНОЇ НАПРУГИ

© Голяка Р.Л., Єрашок В.Е., Максимів І.В., 2000

Розглянуто результати розробки інтегрального низьковольтного джерела опорної напруги на принципі формування напруги, яка числово дорівнює ширині забороненої зони кремнію. Проведено дослідження та аналіз стабільності джерела при зміні температури та напруги живлення.

Results of development are discussed concerning the low-level reference voltage source based on the principle of forming a potential equivalent to the silicon bandgap width. Investigations are performed and analysis is carried out at changing temperature and supply voltage.

### Формулювання задачі

Одним з найважливіших завдань розробки електронних пристроїв є стабілізація їх електричних режимів живлення. В основі схем стабілізації лежать спеціальні джерела, які забезпечують формування незалежної від температури та живлення опорної напруги. У складі сучасних електронних пристроїв, і зокрема однокристальних інтегральних схем (IC), джерела опорної напруги реалізуються:

• на основі зворотньо зміщених p-n-переходів в режимі лавинного пробою – стабілітронів;

• на основі схемних вузлів із масштабуванням струму через прямозміщені p-n-переходи, що формують напругу, яка приблизно дорівнює ширині забороненої зони кремнію.

Істотним недоліком джерел опорної напруги на стабілітронах є значний рівень низькочастотного шуму та недостатня часова стабільність. Причиною цього є наявність пробою у приповерхневій області кристала, спричиненого характерним для IC розподілом легуючих домішок. Іншою проблемою, яка особливо характерна для сучасних енергоекономних схем, є необхідність використання низьковольтних джерел живлення [1]. Однак для схем на стабілітронах мінімальна напруга живлення не може бути меншою 8...9 В. Саме такий рівень напруги характерний для лавинного пробою p-n-переходів.

Перехід на низьковольтні джерела можливий на базі схемних вузлів, що формують термостабільну напругу, значення якої приблизно дорівнює ширині забороненої зони напівпровідника [2]. Для кремнію ця напруга орієнтовно становить 1,2 В. Термокомпенсація опорної напруги досягається підсумовуванням спаду напруги на прямозміщеному p-n-переході з напругою, сформованою за рахунок різних густин струму емітерних p-n-переходів транзисторів та подальшим перетворенням різницевого сигналу [3]. Мінімально допустима напруга живлення таких джерел становить 4...5 В.

Ця робота присвячена розробці низьковольтного джерела опорної напруги, яке забезпечує можливість нормального функціонування вже при напрузі живлення 2 В. Це передбачає подальше зменшення енергоспоживання сучасної апаратури. Проте, при зменшенні напруги живлення, суттєво загострюється проблема стабільності опорної напруги при зміні температури та напруги живлення.

## Принцип функціонування та структура

Схема розробленого джерела опорної напруги показана на рис.1, а фрагмент кристала IC, в якій застосоване джерело – на рис.2. В його склад входять

• транзисторна пара Т1, Т2 з масштабованою густиною струму в емітерних p-n-переходах;

• масштабуюче струмове дзеркало Т3, Т4 на основі латеральних p-n-p-транзисторів з розчепленими колекторами;

- підсилювач сигналу розбалансу на Т5;
- резистори R1, R2 формування опорної напруги U<sub>0</sub>;
- коло запуску D1, D2, D3, R3.



Рис.1. Схема джерела

Рис.2. Фрагмент топології

У початковий момент (під час вмикання живлення схеми) через діод D1 відкриваються транзистори T1, T2. Колекторний струм T1 формує вхідний струм струмового дзеркала на T3, T4. Активна площа T4 формується в n разів меншою, ніж у T3. Різницевий струм колекторів T2 та T4 підсилюється на T5. Отже, умовою балансу схеми є  $I_C(T_2) = I_C(T_4) = I_C(T_1) / n$ . Надалі потенціал на базах T1, T2 піднімається вище 0,7 В, що призводить до зворотного зміщення D1, а відтак – до мінімального впливу струму через R3 на вихідну опорну напругу U<sub>0</sub>.

Режим стабілізації визначається з системи

$$I_{C}(T_{4}) = \frac{I_{C}(T_{3})}{n}$$
  
$$m \cdot \varphi_{T} \cdot \ln \frac{I_{E}(T_{2})}{I_{0}} + I_{E}(T_{2}) \cdot R_{1} = m \cdot \varphi_{T} \cdot \ln \frac{I_{E}(T_{1})}{I_{0}} ,$$
  
$$U_{0} = (I_{E}(T_{1}) + I_{E}(T_{2})) \cdot R_{2} + m \cdot \varphi_{T} \cdot \ln \frac{I_{E}(T_{1})}{I_{0}}$$

де m – коефіцієнт неідеальності емітерних p-n-переходів;  $\phi_T = k \cdot T/q$  – температурний потенціал; I<sub>0</sub> – струм насичення емітерних p-n-переходів. Після відповідних спрощень, отримаємо

$$I_{E}(T_{2}) = \frac{m \cdot \varphi_{T} \cdot \ln(n)}{R_{1}};$$
$$U(R_{2}) = (n+1) \cdot R_{2} \cdot I_{E}(T_{2})$$

Отже, робочі струми транзисторів та напруги на резисторах R<sub>1</sub>, R<sub>2</sub> не залежать від напруги живлення схеми, а температурний коефіцієнт струмів додатний і визначається як

$$\frac{dI_{E}(T_{2})}{dT} = \frac{m \cdot k \cdot \ln(n)}{q \cdot R_{1}},$$
  
при  $\frac{dR_{1}}{dT} = 0$  та  $\frac{dI_{E}(T_{1})}{dT} = \left(\frac{m \cdot k \cdot \ln(n) \cdot R_{1}}{q} - \frac{m \cdot k \cdot T \cdot \ln(n) \cdot R_{1}}{q} \cdot \frac{dR_{1}}{dT}\right) / R_{1}^{2}$  – в загальному

випадку.

Температурний коефіцієнт напруги на прямозміщеному p-n-переході, як відомо, від'ємний і визначається як

$$\frac{\mathrm{dU}_{\mathrm{EB}}}{\mathrm{dT}} = \frac{\mathrm{k}}{\mathrm{q}} \cdot \ln \frac{\mathrm{I}_{\mathrm{E}}}{\mathrm{I}_{0}} - \frac{\mathrm{k} \cdot \mathrm{T}}{\mathrm{q}} \cdot \frac{\mathrm{d}(\ln \mathrm{I}_{0})}{\mathrm{dT}} = \frac{\mathrm{U}_{\mathrm{EB}}}{\mathrm{T}} - \frac{\mathrm{k} \cdot \mathrm{T}}{\mathrm{q}} \cdot \frac{\mathrm{d}(\ln \mathrm{I}_{0})}{\mathrm{dT}}.$$

3 урахуванням, що  $\ln I_0 = \ln C + 3 \cdot \ln T - \frac{q \cdot E_{G0}}{k \cdot T}$ , отримуємо

$$\frac{\mathrm{d(lnI}_{0})}{\mathrm{dT}} = \frac{3}{\mathrm{T}} + \frac{\mathrm{q} \cdot \mathrm{E}_{\mathrm{G0}}}{\mathrm{k} \cdot \mathrm{T}^{2}},$$

що визначає

$$\frac{\mathrm{dU}_{\mathrm{EB}}}{\mathrm{dT}} = -\left(\frac{\mathrm{E}_{\mathrm{G0}} - \mathrm{U}_{\mathrm{EB}}}{\mathrm{T}} + 3 \cdot \frac{\mathrm{k}}{\mathrm{q}}\right),$$

де E<sub>G0</sub> = 1,205В – енергетична ширина забороненої зони при абсолютному нулі, отримана лінійною екстраполяцією від кімнатної температури до абсолютного нуля.

Після підстановки відповідних числових значень отримуємо температурний коефіцієнт напруги на прямозміщеному p-n-переході

$$\frac{dU_{EB}}{dT} = -\frac{E_{G0} - U_{EB}}{T} + 0.26 \frac{mV}{°C}$$

Умова незалежності еталонної напруги U<sub>E</sub> від температури визначається як

$$\frac{dU_0}{dT} = 0; \quad \frac{dU_{EB}}{dT} + \frac{dU(R_2)}{dT} = 0.$$

Коректний розрахунок термостабільної точки, особливо з урахуванням реальних значень параметрів транзисторів та температурних коефіцієнтів резисторів, є проблематичним. Залежно від параметрів елементної бази режим формування термостабільного значення еталонної напруги існує при  $U_0 = 1,15...1,25$  В, тобто напрузі, близькій до енергетичної ширини забороненої зони кремнію.

### Результати досліджень

На рис.3 показані результати моделювання залежності опорної напруги U<sub>0</sub> та її температурного коефіцієнта ТКU від співвідношення між опорами резисторів  $R_2 / R_1$ . Моделювання проведено для n = 5, m = 1,1 та максимально наближених до реальних значень, параметрів елементної бази IC. Показано, що мінімальне значення ТКU має місце при  $R_2 / R_1 \approx 1,7$  і це відповідає опорній напрузі U<sub>0</sub> = 1,25...1,27 В.



**Рис.3.** Залежність опорної напруги U<sub>0</sub> (а) та її температурного коефіцієнта ТКU (б) від співвідношення між опорами резисторів R<sub>2</sub> / R<sub>1</sub>.

Під час досліджень виготовлених зразків кристалів джерел опорної напруги виявлено нехарактерний для стабілізаторів ефект, який полягає в наявності спадаючої залежності вихідної опорної напруги від напруги живлення  $dU_0 / dU(E_C) < 0$ . Проведений детальний аналіз дав можливість припустити, що така залежність зумовлюється ефектом Ерлі, і передусім – у транзисторі Т1. При збільшенні напруги живлення збільшується напруга на колекторному p-n-переході T1 і, відповідно до ефекту Ерлі, зменшується спад напруги на емітерному p-n-переході цього транзистора. Отже, при фіксованому струмі через T1 зменшується вихідна напруга U<sub>0</sub>.

Результати моделювання (рис.4) підтверджують такий характер залежності та запропоноване пояснення ефекту. Моделювання проводились при зміні напруги Ерлі  $U_{ER}$  пари транзисторів  $T_1$ ,  $T_2$  (рис.4, а), пари транзисторів  $T_3$ ,  $T_4$  (рис.4, б) та окремо взятих транзисторів  $T_1$  (рис.4, в),  $T_2$  (рис.4, г).

$$U_{ER} = \frac{\Delta U_{CE}}{\Delta I_{C}} \cdot I_{C}$$

де  $I_c$ ,  $\Delta I_c$  – відповідно струм колектора та його приріст при заданій зміні напруги колекторемітер  $\Delta U_{CE}$ .



Рис.4. Залежність опорної напруги від напруги живлення ІС джерела.

На кожному з наведених графіків напруга Ерлі набуває значення  $U_{ER} = 30$ , 100 та 300 В. При входженні схем в режим стабілізації ( $U(E_C) > 1,8$  В), із збільшенням напруги Ерлі, характеристики наближаються до горизонтальних. Так, при однакових напругах Ерлі  $U_{ER} = 100$  (типове значення) в парі транзисторів  $T_1$ ,  $T_2$  (рис.4, а) коефіцієнт стабілізації опорної напруги становить  $K = |[dU_0 / dU(E_C)]^{-1}| = 2000$ . Зміна напруги Ерлі в транзисторах  $T_3$ ,  $T_4$  (рис.4, б) практично не впливає на вихідну напругу, в транзисторі  $T_1$  (рис.4, в) – є максимальною, а в  $T_2$  (рис.4, г) – має протилежний знак.

[1] Frank Goodenough. Low-voltage analog ICs wait in the wings // ED. 1992. № 18. P.37–51. [Гудинаф Ф. Новое поколение низковольтных аналоговых ИС – у ворот рынка // Электроника. 1993. № 5–6. С.8–12].

[2] Кузнецов Ю.Н. Транзисторные многофункциональные опорные элементы и их применение во вторичных источниках питания // Электронная техника. Сер.10. Микроэлектронные устройства. 1991. Вып.1(85). С.35–38.

[3] Аналогова мікросхемотехніка вимірювальних та сенсорних пристроїв / За ред. З.Готри, Р.Голяки. Львів, 1999.