

ДВОРІВНЕВИЙ ЦИФРОВИЙ СИНТЕЗАТОР З ФАЗОВОЮ ІНТЕРПОЛЯЦІЄЮ

В останні роки жорсткішими стали вимоги до керування частотою з високою швидкістю, що є достатньо важливим у сучасних системах зв'язку і радіолокації. У діапазоні до сотень мегагерц протиріччя між вимогами малого кроку сітки і надшвидкого переналаштування частоти успішно вирішується за допомогою пасивних цифрових синтезаторів частоти (ЦСЧ). Такі притаманні їм переваги, як нерозривність фази при зміні частоти і висока фазова стабільність, дозволяють використовувати їх також для формування сигналів передачі дискретної інформації, складних сигналів і т.д. Основою пасивного ЦСЧ є цифровий скінченний автомат, на базі якого будуються як багаторівневі, так і дворівневі синтезатори частоти (ДЦСЧ).

У дворівневому пасивному ЦСЧ є достатньо високий рівень функціональної фазо-імпульсної модуляції вихідного колювання, який викликаний дробовою кратністю значень опорної і вихідної частоти.

Визначено, що одним із напрямків покращення характеристик ДЦСЧ є удосконалення способів їх побудови, які б забезпечували керування кроком зміни вихідної частоти, що дозволило б істотно розширити їхні функціональні можливості. Існує також можливість удосконалення структур ДЦСЧ з метою зменшення нерівномірності вихідних імпульсних послідовностей.

В розглянутих ДЦСЧ спектральна чистота сигналу є низькою за рахунок нерівномірного розташування імпульсів на виході пристроїв. В роботі запропоновано метод фазової інтерполяції, який застосовується для зменшення нерівномірності вихідних імпульсів синтезатора, адаптований для структур, що забезпечують керуваність кроком зміни частоти.

До складу структурної схеми дворівневого цифрового синтезатора частоти входять: фазовий акумулятор (ФА), схема керування, генератор затримки та одно вібратор.

Обчислення значення часу затримки вихідного імпульсу синтезатора відбувається за значенням коду числа U , що міститься в регістрі ФА, в момент присутності сигналу на виході ФА за формулою

$$t_3 = \frac{2^m - U}{Y_1} T,$$

де U – поточне значення числа в регістрі ФА, T – період імпульсів, що надходять на вхід пристрою. ФА побудований за схемою ДЦСЧ на двох комбінаційних суматорах, що керується кодами Y_1 і Y_2 .

Приведено функціональну схему генератора затримки, симетрична структура якого дає можливість створювати достатньо точні часові затримки, що мало залежать від впливу зовнішніх факторів на обидві групи інтеграторів, побудованих на комутованих групах генераторів струмів і конденсаторів.

В роботі визначені граничні можливості зменшення нерівномірності вихідних імпульсів синтезатора з допомогою генератора затримки, які залежать від різних факторів: не ідеальності елементів його схеми, зв'язків між ними, паразитних ємностей.